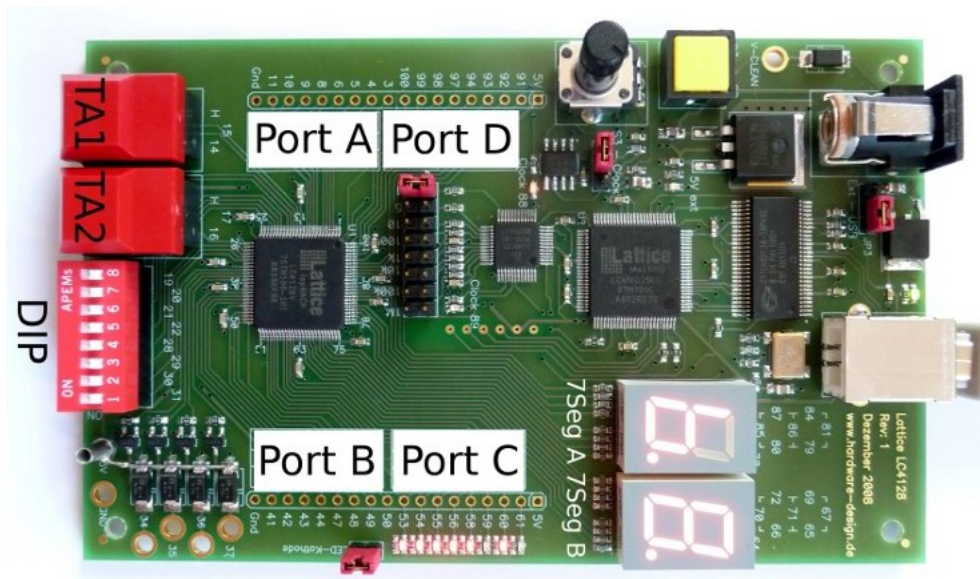


Technische Informatik

Infoblatt Portbelegung

Logikboard LC4128N



**Takt**

Der Takt wird am PLD an *Pin 88 (Clock)* angenommen.

**Taster und DIP-Schalter**

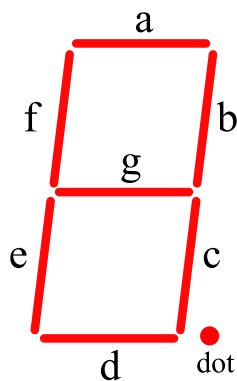
Taster		
Name	Aktivität	Pin
TA1	high	15
	low	14
TA2	high	17
	low	16

DIP-Schalter		
Schalterbezeichnung	Datenbit	Pin
DIP-1	D0	31
DIP-2	D1	30
DIP-3	D2	29
DIP-4	D3	28
DIP-5	D4	22
DIP-6	D5	21
DIP-7	D6	20
DIP-8	D7	19

## Wannenstecker

Port A			Port B			Port C			Port D		
Portpin	Datenbit	Pin	Portpin	Datenbit	Pin	Portpin	Datenbit	Pin	Portpin	Datenbit	Pin
1	GND		1	GND		1	GND		1	GND	
2	+5V		2	+5V		2	+5V		2	+5V	
3	D0	3	3	D0	41	3	D0	53	3	D0	91
4	D1	4	4	D1	42	4	D1	54	4	D1	92
5	D2	5	5	D2	43	5	D2	55	5	D2	93
6	D3	6	6	D3	44	6	D3	56	6	D3	94
7	D4	8	7	D4	47	7	D4	58	7	D4	97
8	D5	9	8	D5	48	8	D5	59	8	D5	98
9	D6	10	9	D6	49	9	D6	60	9	D6	99
10	D7	11	10	D7	50	10	D7	61	10	D7	100

## Siebensegmentanzeigen



7-Segment A (links)		
Name	Datenbit	Pin
a	D0	81
b	D1	79
c	D2	80
d	D3	85
e	D4	87
f	D5	84
g	D6	86
dot	D7	78

7-Segment B (rechts)		
Name	Datenbit	Pin
a	D0	67
b	D1	65
c	D2	66
d	D3	70
e	D4	72
f	D5	69
g	D6	71
dot	D7	64

## Vereinfachungen in ABEL

```

1 MODULE Test
2 TITLE 'Einfaches Testprogramm'
3
4 DECLARATIONS // Deklarationen
5
6 // Mehrere Pins auf einmal definieren
7 // Weist den Variablen e0 bis e8 die Pins zu.
8 e0 .. e8 pin 3,4,5,6,8,9,10,11 istype 'com';
9
10 // Zusammenfassen von Variablen
11 porta =[e0 .. e8];
12
13 EQUATIONS // Gleichungen
14
15 // Alle Pins auf Port A eine 1 zuweisen
16 porta =1;
17
18 END

```