

## ADC

Das Charakteristische einer analogen Größe besteht bekanntlich darin, daß sie beliebige Werte annehmen kann und zwischen diesen kontinuierlich, mit fließendem Übergang wechselt. Eine digitale oder diskrete Größe ist ein Zählwert, der sich nur in Schritten von bestimmten Einheiten ändern kann.

Ein Computer ist nur in der Lage, digitale Werte zu verarbeiten und speichern. Deshalb setzt die Verarbeitung einer analogen Größe per Computer ihre Digitalisierung voraus. Ein Analog-Digital-Wandler macht nichts anderes als einen bestimmten Spannungsbereich in eine Anzahl von Intervalle zu unterteilen und jeden dieser Intervalle eine Zahl zuzuordnen. Alle Spannungen die sich beispielsweise im vierten Intervall befinden wird eine Zahl "4" zugeordnet. Bei dieser Wandlung gehen natürlich Feinheiten verloren. Wie groß der Informationsverlust sein darf hängt von der Anwendung ab.

Es gibt viele Möglichkeiten eine analoge Größe in eine Digitale umzuwandeln.

Die **wichtigsten drei Wandler** sind:

- Dual Slope Wandler (für gleichbleibende Größen z.B. Multimeter)
- Sukzessive Approximation (für Audioanwendungen)
- Flash-Wandler (für Speicheroszilloskop, Videoanwendungen)

Im folgenden werden alle verschiedenen Wandlungstypen vorgestellt:

### **Integrierverfahren**

- Single Slope Converter
- Dual Slope Converter
- Spannungs-Frequenz Wandler

### **Indirektverfahren**

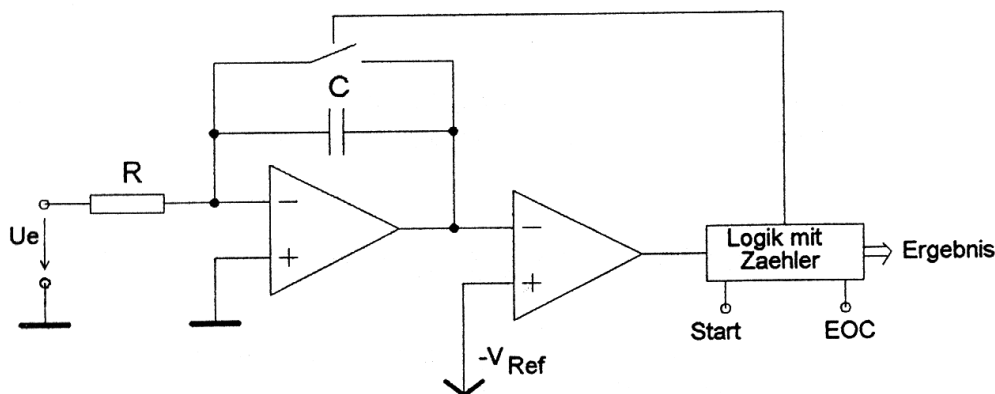
- Zählverfahren
- Sukzessive Approximation

### **Direktverfahren**

- Flash Converter

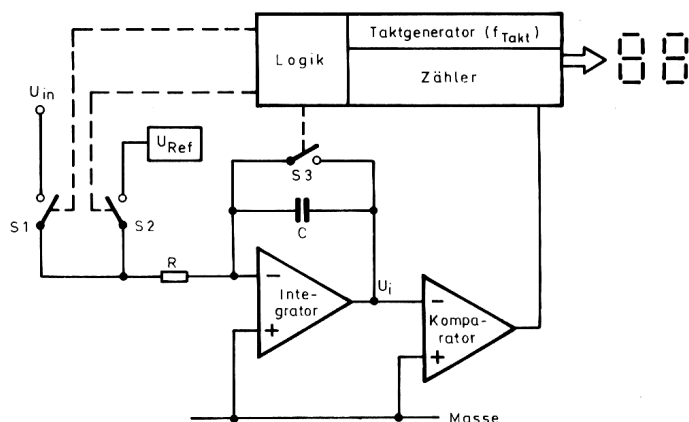
## Single-Slope Wandler

Die Eingangsspannung wird solange integriert bis die aufintegrierte Spannung gleich einer Referenzspannung ist. Die dafür benötigte Integrationszeit ist indirekt-proportional der Eingangsspannung.



Nachteil: sehr Bauteil- und Temperaturabhängigkeit (R, C)

### Dual Slope Wandler



Das Prinzip ist ähnlich dem Single Slope Wandlers; es besteht aus drei Phasen:

Zunächst wird der Kondensator über den Ladewiderstand vom Eingangssignal eine bestimmte Zeit lang aufgeladen (S1 geschlossen). Die im Kondensator gespeicherte Ladung ist dann proportional zur Spannung.

In Phase 2 (S1 geöffnet, S2 geschlossen) entlädt sich der Kondensator gegen eine definierte

Spannung  $U_{ref}$ .

Die Entladezeit des Kondensators ist wiederum proportional zur in Phase 1 im Kondensator gesammelten Ladungsmenge. Während des Entladevorganges wird sie von einem Digitalzähler mit fester Taktrate gemessen. Der Zählerstand ist nun proportional zu Eingangsspannung und stellt die digitale Ausgangsgröße des Wandlers dar.

Die dritte Phase (S3 geschlossen) dient lediglich zur Vorbereitung des Systems auf die nächste Messung. Der Kondensator wird entladen und der Zähler wird auf Null gesetzt.

Vorteil: - Die Temperaturabhängigkeit wird durch den doppelten Ladevorgang kompensiert  
 - mit wenig Aufwand hohe Genauigkeiten, wenn der Zähler genügend Stellen hat

Nachteil: Zeitdauer für Umsetzung in 1/10s Bereich -> nur für statische Signale

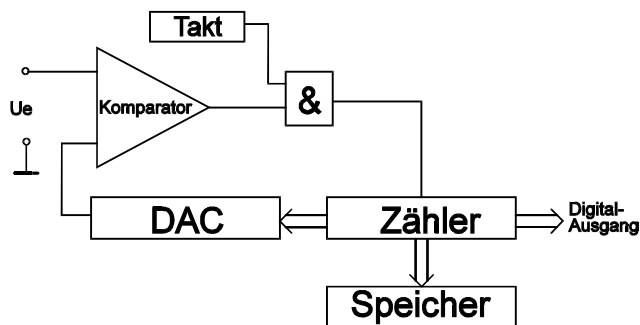
### Spannungs - Frequenz Wandler

Diese Methode beruht darauf, daß die Meßspannung in eine proportionale Frequenz umgeformt wird. Aus diesem Signal kann dann durch ein entsprechendes Software-Programm, daß die Impulse in einem Zeitintervall zählt, der Analogwert bestimmt werden.

Vorteil: Es genügt eine Leitung vom Wandler zum Computer

Nachteil: Das Ergebnis liegt nicht binär vor (Software notwendig); es kann nicht einfach über den CPU-Bus eingelesen werden.

### Zählverfahren



Zu Beginn der Wandlung wird der Zähler auf 0 gesetzt.

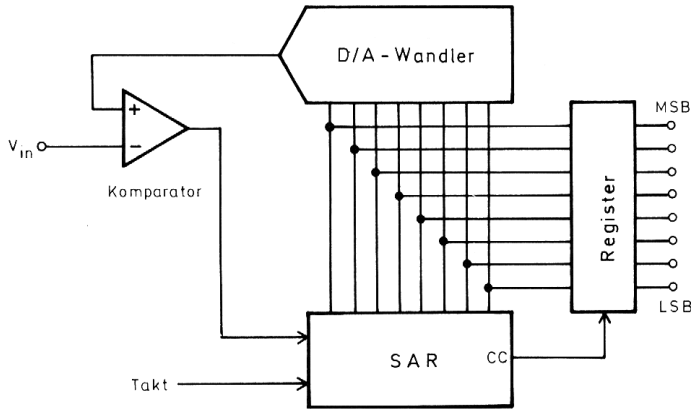
Der Zähler zählt aufwärts und der aktuelle Zähler-stand wird mittels DAC analog gewandelt und mit der Eingangsspannung verglichen. Wenn die "Zählerspannung" mit der Eingangsspannung übereinstimmt, stoppt der Zähler und der Zählwert wird in den Speicher übertragen, wo er dann von einem uP ausgelesen

werden kann.

Vorteil: sehr genau  
 Nachteil: je größer der Meßwert umso langsamer

### Sukzessive Approximation

Dieses Verfahren ist eine Verbesserung des Zählverfahrens.



Der Nachteil der Wandlung mittels eines Zählvorganges ist ihre Langsamkeit. Für die Genauigkeit von  $3 \frac{1}{2}$  Stellen sind im Extremfall 1999 Taktimpulse nötig, ehe das Meßergebnis feststeht. Eine bedeutend schnellere Methode ist, mit jedem Taktimpuls ein Bit des Digitalwortes festzulegen. Ein Wandler mit  $3 \frac{1}{2}$  Dezimalstellen Genauigkeit, was einer Auflösung von 11 Bit entspricht, würde anstatt 2000 Impulsen nur noch 11

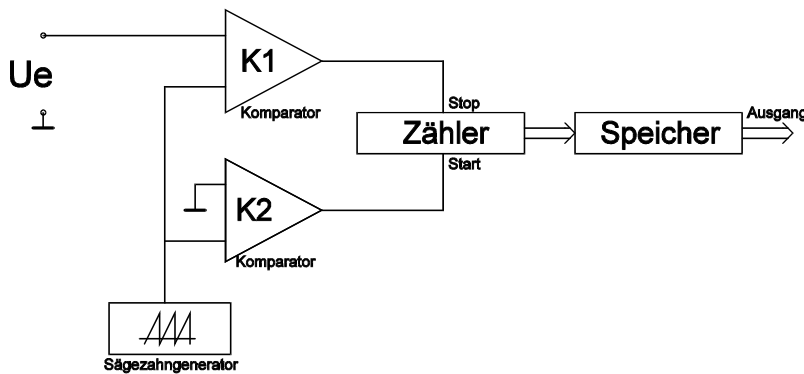
benötigen.

Wandler nach diesem Verfahren enthalten ein Register, das zu Beginn der Umsetzung auf einen mittleren Wert gesetzt wird (10000000). Ein an dieses Register angeschlossener D/A-Wandler erzeugt eine entsprechende Spannung, die natürlich in der Mitte des Aussteuerungsbereiches ist. Das Prinzip ist nun, die Ausgangsspannung des D/A Wandlers schrittweise an die Eingangsspannung anzugleichen. Stimmen beide Spannungen überein, enthält das Register den gesuchten Digitalwert.

Dazu vergleicht der Komparator ständig die Eingangsspannung mit dem analoggewandelten Registerwert. Liegt die Eingangsspannung oberhalb des halben Aussteuerbereiches, bleibt es gesetzt, liegt die Eingangsspannung niedriger, wird das MSB gelöscht. Im nächsten Schritt wird das zweithöchste Bit gesetzt, und auf gleiche Weise entschieden, ob es gesetzt bleiben kann oder nicht. Das SAR beinhaltet bereits die notwendige Steuerlogik.

Bedingung für die einwandfreie Funktion eines Wandlers nach diesem Verfahren ist, daß sich die Eingangsspannung während des Wandlungsvorganges nicht mehr ändert (-> Sample / Hold)

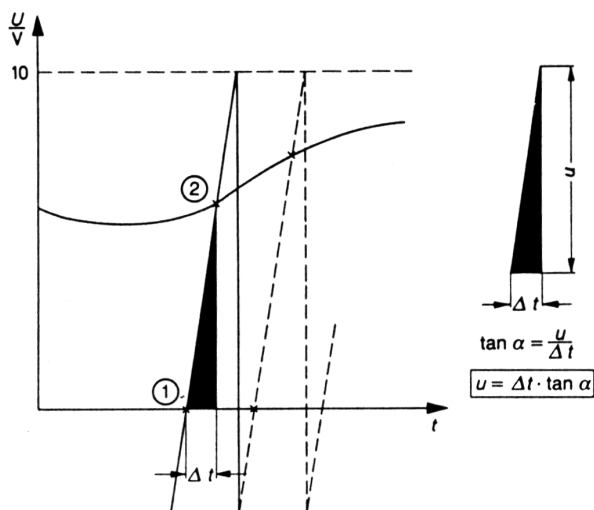
### Sägezahnverfahren



$$\tan \alpha = \frac{u}{\Delta t}$$

$$u = \Delta t \cdot \tan \alpha$$

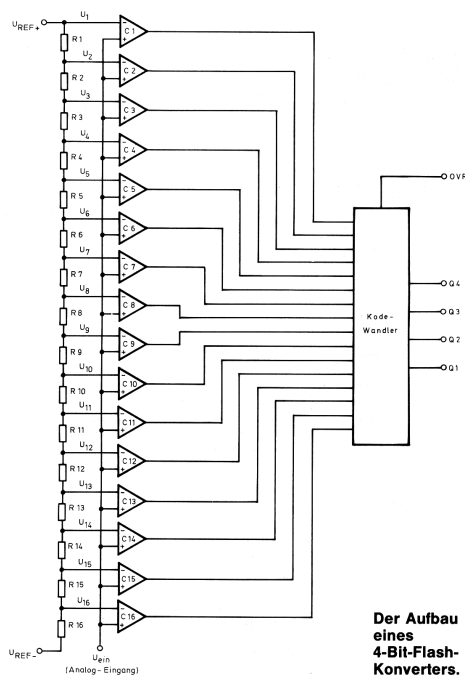
Bild 13.10 Abtastung des Analogsystems mit Sägezahnspannung



Der Sägezahn hat eine besondere Form - er beginnt etwas unterhalb von 0V und steigt bis Uref an. Wenn die Sägezahnspannung 0V erreicht (Zeitpunkt 1), startet der Zähler und zählt dann mit konstantem Takt, solange bis die Sägezahnspannung gleich groß ist wie die Meßspannung (Zeitpunkt 2). Da der Winkel, unter dem der Sägezahn ansteigt, und auch  $\Delta t$  bekannt ist, kann man daraus die Eingangsspannung errechnen.

- Nachteil: nur für positive Meßspannung geeignet  
 Taktfehler gehen in das Meßergebnis ein  
 exakte Sägezahnspannungserzeugung ist aufwendig

### Flash-Wandler



Möchte man Videosignale mit einer Bandbreite von mehreren Mhz verarbeiten, sind die bisher genannten Wandler zu langsam. Bei diesen extremen Anforderungen kommen daher Wandlertypen zum Einsatz, die alle Bitstellen des Digitalwortes gleichzeitig innerhalb eines einzelnen Arbeitstaktes ermitteln. Diese extrem schnellen Umsetzer sind aufwendig und als sog. Flashwandler bekannt. Das Eingangssignal wird gleichzeitig an mehrere Komparatoren gelegt, deren Anzahl von der gewünschten Auflösung abhängt. Im Falle eines 4Bit Flash-Wandlers sind 16 Komparatoren erforderlich. Jeder von ihnen überprüft die Eingangsspannung auf Erreichen eines von insgesamt 16 Schwellenwerten. Die 16 Komparatorausgänge faßt ein Kodierer zu dem entsprechenden Binärwort zusammen.

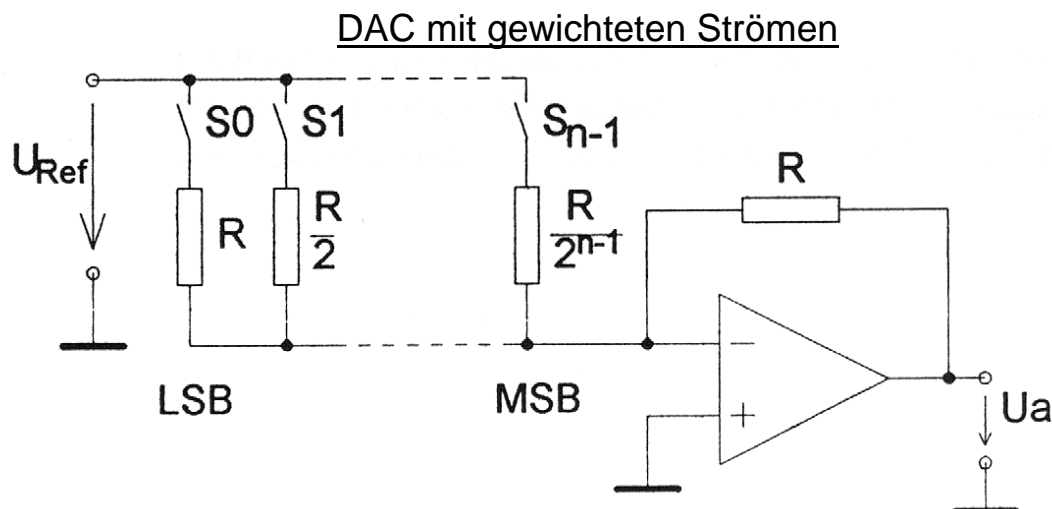
Die Umsetzzeit des Flash-Wandlers ist lediglich von der Reaktionszeit der Komparatoren und von der Durchlaufzeit des Kodierers abhängig und liegt typisch bei 20ns. Da alle Spannungstests gleichzeitig durchgeführt werden, kann auf ein S&H-Glied verzichtet werden.

## Kennwerte von ADC:

- **Auflösung:** Die Auflösung legt die maximale Anzahl von Pegeln fest, die unterschieden werden können und ist damit ein Maß für die Genauigkeit der Umsetzung. Sie wird als Breite des Digitalwortes angegeben und reicht in der Praxis von 6Bit bis zu 18Bit, die von sehr teuren Analog-Digital-Wandlern erreicht werden.
- **Wandlungszeit:** Die Conversion-Time bezeichnet den Zeitraum, den der Wandler benötigt, bis die analoge Eingangsspannung in den digitalen Code umgesetzt ist. Hier gibt es je nach Technologie große Unterschiede. Wie schnell der Wandler sein muß, hängt von der konkreten Anwendung ab.
- **Informationslücke (Missing Code):** Änderungen der Eingangsspannung um  $1\text{ULsb}$  haben nicht unbedingt eine Änderung am Digitalausgang zufolge. Dieses Verhalten zeigen Wandler mit dem Sukzessiv-Approximationsverfahren, deren D/A Wandler nicht monoton arbeiten (siehe bei DAC)

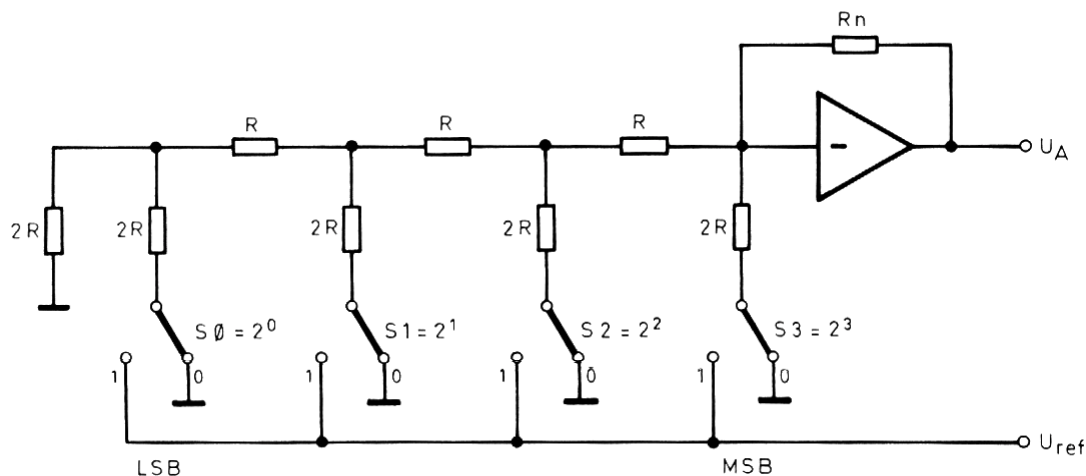
## DAC

Der Aufbau eines Digital-Analog-Wandlers ist recht einfach. Man benötigt einen Schaltkreis, der zu der anliegenden digitalen Information eine entsprechende Analogspannung erzeugt. Diesen Zweck erfüllt bereits ein Widerstandsnetzwerk, ab gebräuchlichsten sind R-2R-Netzwerke; es gibt aber noch andere Methoden:



Es werden durch Widerstände binär gewichtete Ströme addiert. In der Praxis wird diese Schaltung allerdings kaum verwendet, denn man kann die Widerstände nicht genau genug herstellen.

### DAC mit R-2R Netzwerk

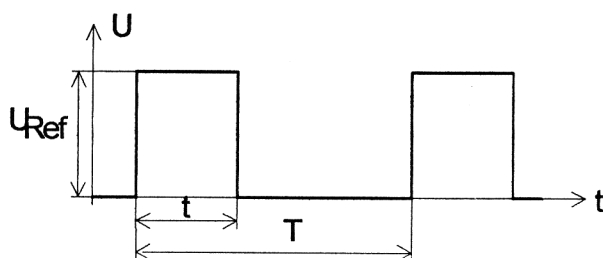


Am Ausgang des Operationsverstärkers erhält man eine Spannung, die zu der Summe der einzelnen Teilströme durch die Querglieder und somit den durch die Schalter S0 bis S3 eingestellten Binärwort proportional ist.

Die Ausgangsspannung errechnet sich aus: 
$$U_a = \frac{-U_{ref} \cdot R_n}{16R} \cdot n$$

Dabei entspricht n der eingestellten Zahl. Diese Schaltung erweist sich als ausgesprochen günstig für die IC-Fertigung, da für das Netzwerk nur die beiden Widerstandswerte R und 2R benötigt werden. Eine besondere Anforderung wird jedoch an die Genauigkeit der Widerstandswerte gestellt. Diese muß bei den höchsten Stellen am größten sein, damit die niedrigste Stelle nicht im Fehler untergeht.

### DAC mit PWM



Die Pulsbreite des Rechtecks entspricht den angelegten Digitalwert. Um ein "sauberes" Analogsignal zu erhalten, muß das Rechtecksignal noch mit einem Tiefpaß geglättet werden (Mittelwert). Die Frequenz des Rechtecksignals muß ein Vielfaches des erwünschten Ausgangsanalogsignals sein, um ein brauchbares Signal zu erhalten.

Die Ausgangsspannung läßt sich wie folgt errechnen: 
$$U_a = U_{Ref} \cdot \frac{t}{T}$$

### Kennwerte von DAC:

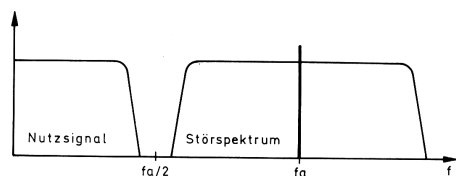
- **Auflösung**
- **Differentielle Nichtlinearität:** gibt die maximale Unregelmäßigkeit der Treppenstufen bezogen auf eine kleine Umgebung der Kennlinie an.
- **Monotonie:** Die Monotonie des Wandlers ist dann gegeben, wenn die Kennlinie nicht rückläufig ist, also bei Erhöhung des Eingangswortes nicht fällt. Das ist dann der Fall, wenn die differentielle Nichtlinearität unter 1U<sub>lsb</sub> liegt.

## Quantisierung und Abtastung

Wie schon erwähnt ist mit der Digitalisierung unweigerlich ein Informationsverlust verbunden. Der maximale Fehler beträgt bei 8 Bit Auflösung also ein 256stel des Aussteuerungsbereiches. Dieser Quantisierungsfehler macht sich bei Audioanwendungen als Rauschen bemerkbar.

Ein wichtiger Faktor ist die Wahl der Abtast- oder Samplingfrequenz. Nach ersten Überlegungen scheint es, als müßte die Sample-Rate möglichst hoch liegen, um alle Details einer Analoggröße erfassen zu können. In der Praxis ist das aber nicht der Fall. Sobald feststeht, wie hoch die maximale Signalfrequenz ist, liefert das **Abtasttheorem** die Antwort auf die Frage nach der erforderlichen Abtastrate.

Das Shannonsche Abtasttheorem besagt, daß die Sampling-Frequenz bei der A/D-Wandlung mehr als doppelt so hoch sein muß wie die höchste im Nutzsignal vorkommende Frequenz. Sehr wichtig ist, daß nicht doch Frequenzanteile oberhalb der halben Sampling-Frequenz auf das System gelangen. Sie werden nämlich nicht einfach ignoriert, sondern an der Abtastfrequenz in den Nutzsignalbereich hineingespielt.



Dieser als Aliasing bekannte Effekt macht sich daher sehr störend bemerkbar. Aus diesem Grund ist vor der Sample-and-Hold-Stufe ein Tiefpaßfilter erforderlich, das unerwünschte Frequenzkomponenten fernhält. Dieses Anti-Aliasing-Filter sollte möglichst steiflankig sein, damit der Nutzsignalbereich nicht

beeinflusst wird, störende Frequenzen aber trotzdem wirksam unterdrückt werden. Wählt man die Abtastfrequenz noch etwas höher als vom Abtasttheorem gefordert, sind die Anforderungen an das Filter weniger streng.

Ein zweites Tiefpaß-Filter ist hinter D/A-Wandlern erforderlich, da an ihrem Ausgang neben dem Nutzsignal auch die Sample-Frequenz wieder auftritt.