



Messung an der seriellen Schnittstelle

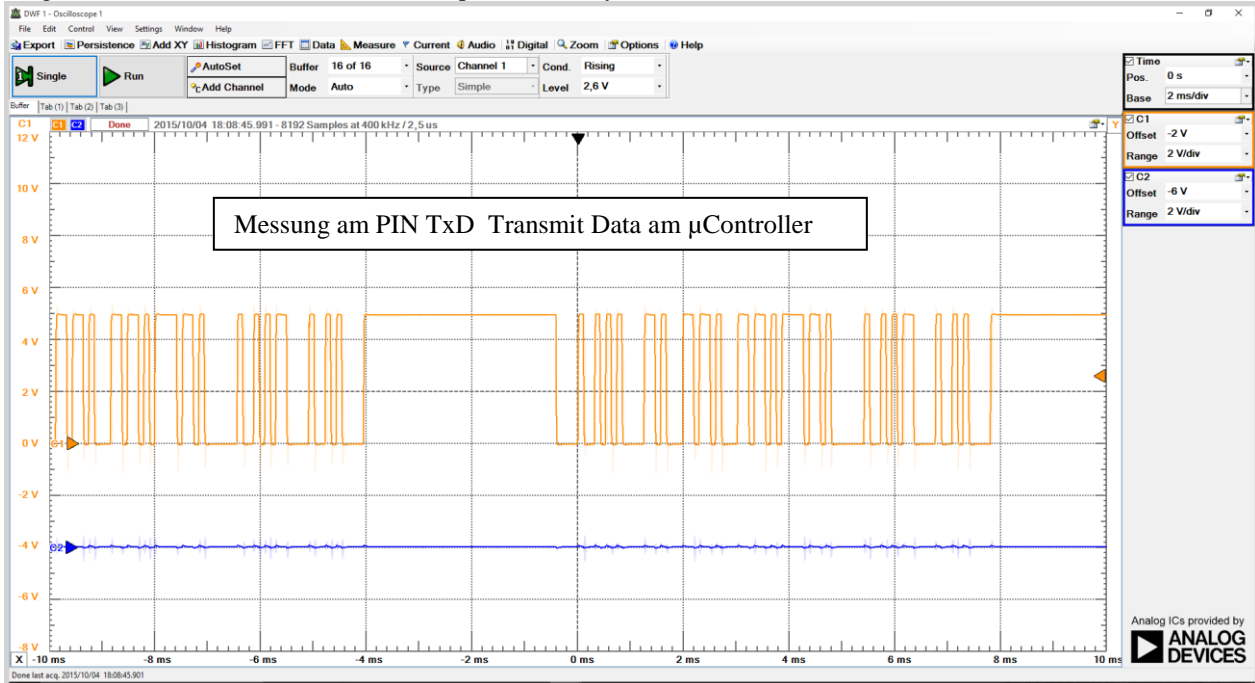
Quellcode:

```

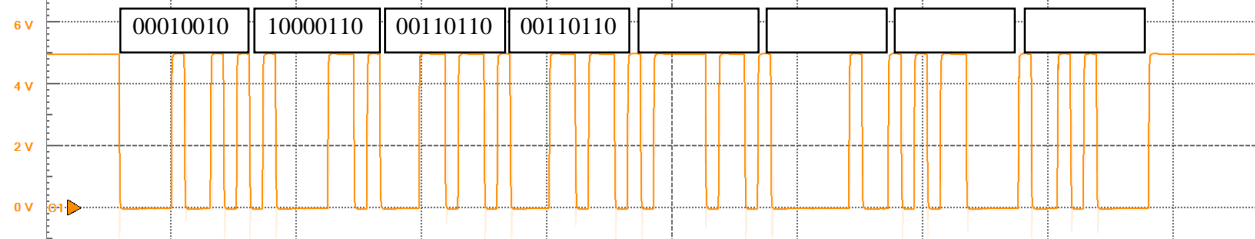
while (1)
{ printf ("Hallo \n");      //      Textausgabe, \n = neue Zeile
  for(x=1;x<400;x++) //kurze Verzögerung
  {}
}

```

Eingestellt: 9600 BAUD, 8 Databits, 1 Stopbit, no Parity



Hier eine Messung mit Timebase: 1msec/div:



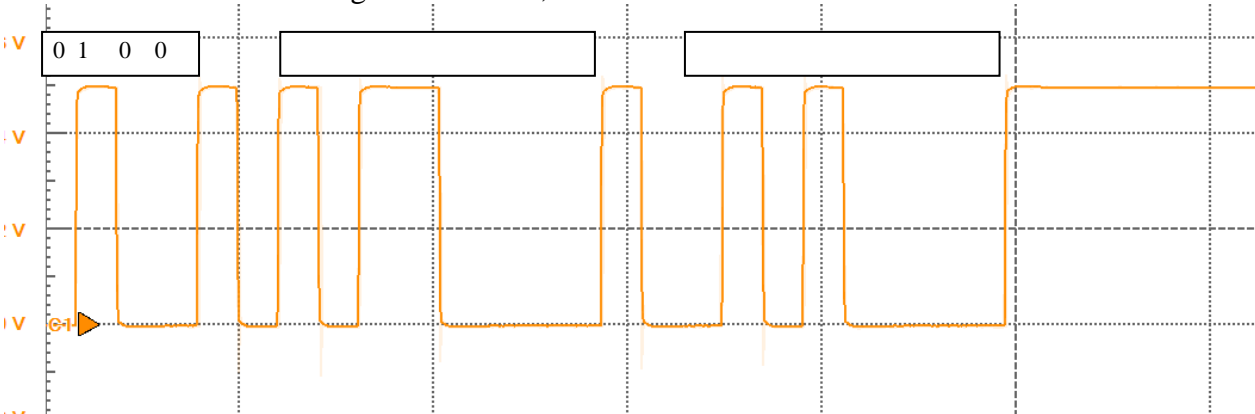
Können sie die Messung interpretieren?

Es werden 8 Bytes übertragen H(48) a(61) l(6C) l(6C) o(6F) leer(20)+2 Steuerzeichen 0D 0A

Erklären sie die gemessenen Werte.

Tipps: low Byte wird zuerst übertragen. Es gibt ein Stopbit und ein Startbit

Hier ein Detail der Messung Timebase: 0,5sec/div



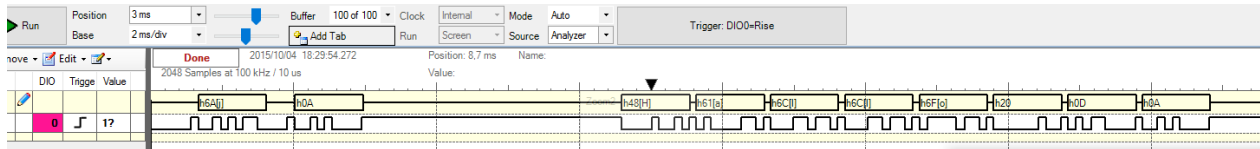
Dargestellt sind die letzten zwei Byte der Übertragung, Steuerzeichen 0D und 0a Hex

Interpretieren sie die Messung. Zeichnen die bits der beiden letzten Bytes ein.

Markieren sie Stopbit und Startbit.



Messung mit dem Logic Analyser:



Dargestellt die Messung im Logic-Analyser:

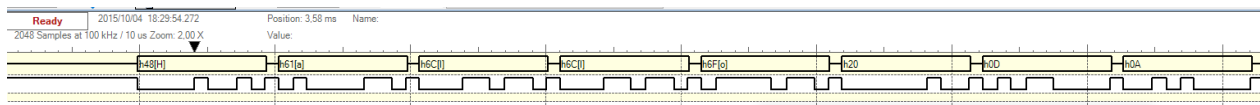
Timebase: 2msec/div

H a l l o in ASCII Zeichen danach ein Leerzeichen
Dann die Steuerzeichen 0D und 0A

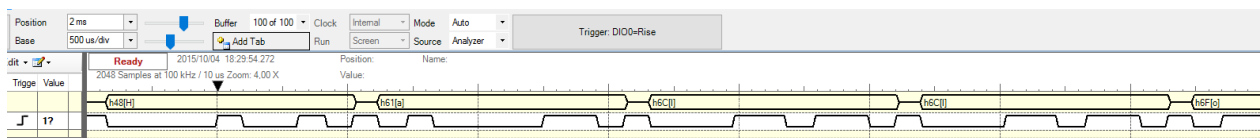
Baud Rate 9600, 8 Datenbits ein Stopbit ein Startbit
Keine Parität

Sample	Time (ms)	Channel	Event
0	-7	UART 0	X
66	-6,34	UART 0	h6A[j]
161	-5,39	UART 0	X
201	-4,99	UART 0	h0A
296	-4,04	UART 0	X
658	-0,42	UART 0	h48[H]
753	0,53	UART 0	X
762	0,62	UART 0	h61[a]
857	1,57	UART 0	X
866	1,66	UART 0	h6C[l]
961	2,61	UART 0	X
970	2,7	UART 0	h6C[l]
1065	3,65	UART 0	X
1074	3,74	UART 0	h6F[o]
1169	4,69	UART 0	X
1178	4,78	UART 0	h20
1273	5,73	UART 0	X
1282	5,82	UART 0	h0D
1377	6,77	UART 0	X
1386	6,86	UART 0	h0A
1481	7,81	UART 0	X
1844	11,44	UART 0	h48[H]
1939	12,39	UART 0	X
1948	12,48	UART 0	h61[a]
2043	13,43	UART 0	X

Timebase: 1msec/div:



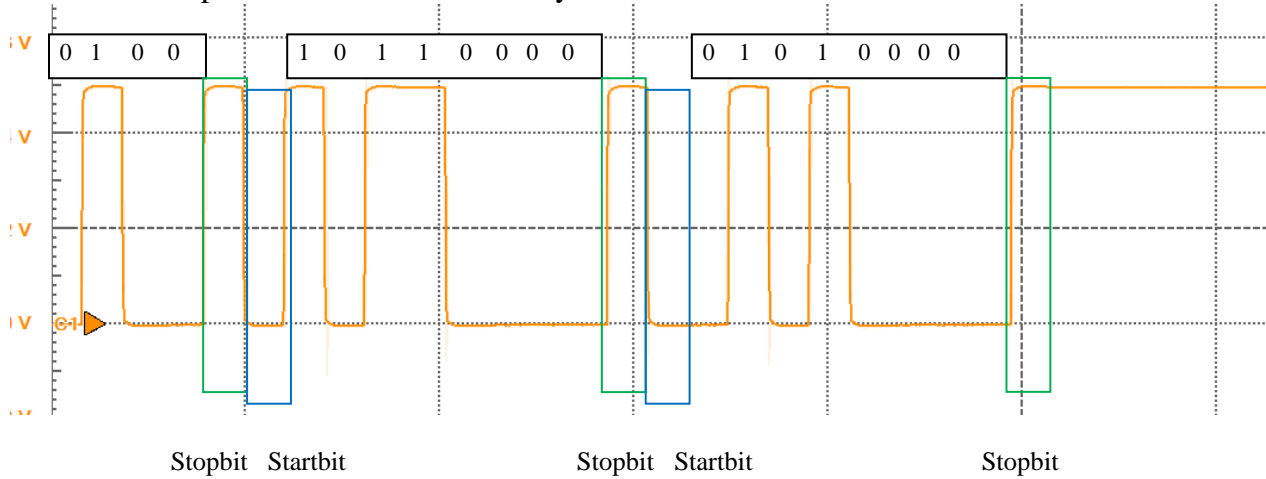
Timebase: 0,5 msec/div





Lösung

Messwert interpretieren der letzten zwei Bytes 0D Hex und 0A Hex



Die letzten zwei Zeichen sind die Steuerzeichen für Wagenrücklauf und neue Zeile:

0D -> 0000 1101 low Byte zuerst: 1011 0000

0A -> 0000 1010 low Byte zuerst: 0101 0000